

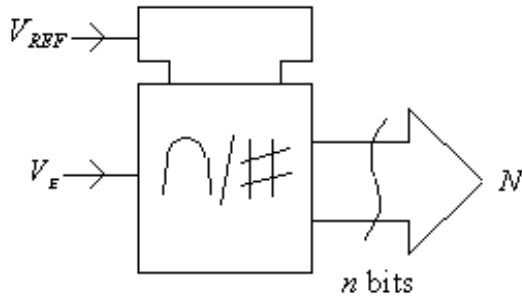
sommaire

1) PRINCIPALES CARACTERISTIQUES DU CAN	page 2
1.1) NOMBRE DE BITS DU CAN	page 2
1.2) COURBE DE TRANSFERT IDEALE DU CAN	page 2
1.3) COURBE DE TRANSFERT REELLE	page 2
1.3.1) Erreur de quantification δ_D	page 2
1.3.2) Erreur de décalage, de gain, de linéarité	page 3
1.4) VALEUR MAXIMALE DE V_E CONVERTIBLE	page 4
1.5) RESOLUTION DU CAN: r	page 4
1.6) PRECISION	page 4
1.7) TEMPS DE CONVERSION	page 4
2) LE CAN DOUBLE RAMPE	page 5
2.1) SCHEMA FONCTIONNEL	page 5
2.2) SCHEMA STRUCTUREL SIMPLIFIE	page 5
2.3) FONCTIONNEMENT	page 6
2.4) CONCLUSION	page 6
2.5) CHRONOGRAMMES	page 7
2.6) CALCUL DES ELEMENTS EXTERIEURS	page 8
3) LE CAN A APPROXIMATIONS SUCCESSIVES (OU PESEES SUCCESSIVES)	page 9
3.1) SCHEMA FONCTIONNEL	page 9
3.2) ALGORITHME	page 9
3.3) SCHEMA STRUCTUREL D'UN CAN 8 BITS	page 10
3.4) REMARQUES	page 10
3.5) EXEMPLE DE CONVERSION	page 11
4) CAN COMMANDE PAR μP	page 12
4.1) CONDITIONS MINIMALES DE COMPATIBILITE	page 12
4.2) SCHEMA TYPE D'INTERCONNEXION	page 12
5) CAN PARALLELE OU FLASH	page 13
6) CAN SIGMA-DELTA	page 15
7) CONVERTISSEUR TENSION-FREQUENCE	page 16

1) PRINCIPALES CARACTERISTIQUES DU CAN

1.1) NOMBRE DE BITS DU CAN

N : nombre binaire de n bits représentatif de l'information analogique d'entrée (quartet, octet, etc..)



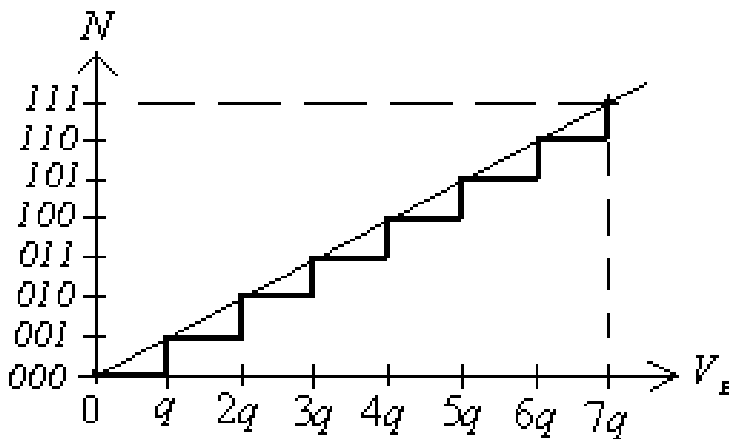
1.2) COURBE DE TRANSFERT IDEAL DU CAN

l'information analogique d'entrée V_E est convertie en un mot numérique N tel que

$$V_E = N \times q$$

q est appelé le quantum. C'est l'incrément minimum de la tension analogique provoquant l'augmentation d'un LSB de l'information numérique N .

Exemple : CAN 3 bits

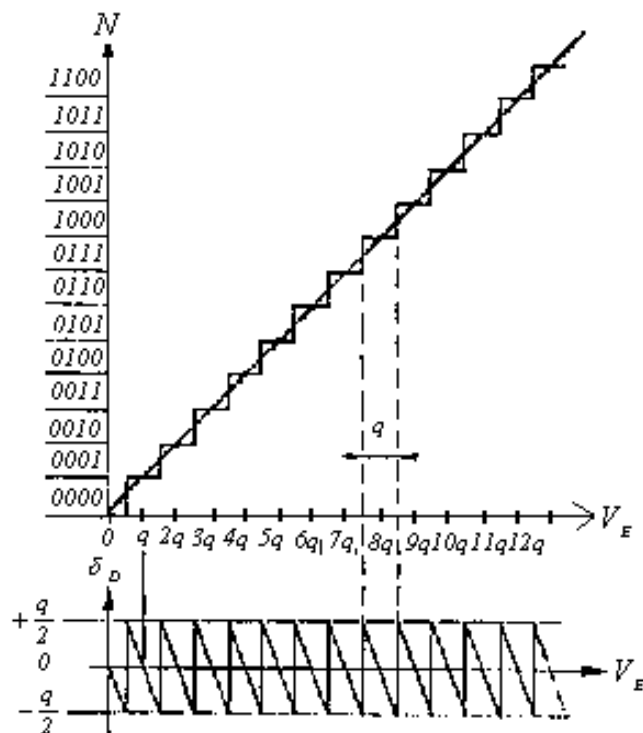


1.3) COURBE DE TRANSFERT REEL

1.3.1) Erreur de quantification δ_D

Elle est inhérente au procédé.

Exemple : CAN 4 bits



$$V_E = N \times q + \delta_D$$

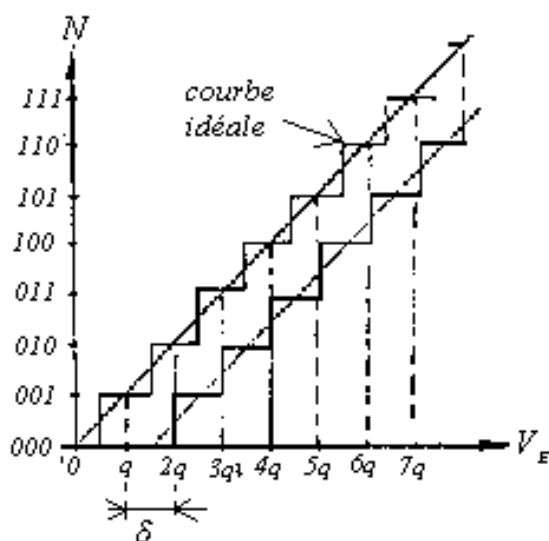
L'erreur δ_D de quantification est comprise entre $-\frac{q}{2}$ et $+\frac{q}{2}$

1.3.2) Erreur de décalage, de gain, de linéarité:

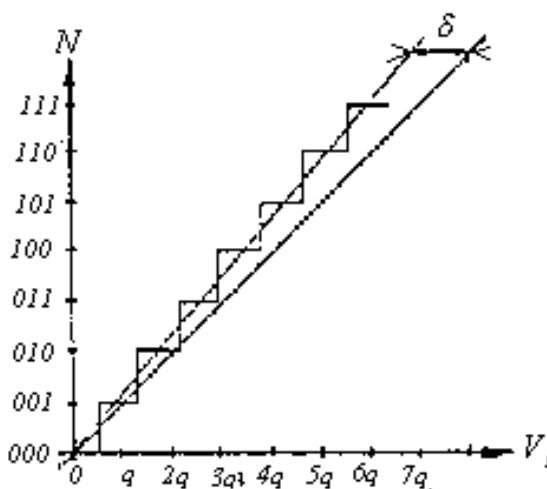
Cf cours sur les CNA.

Ces erreurs entraînent une erreur globale sur la conversion appelée δ_A .

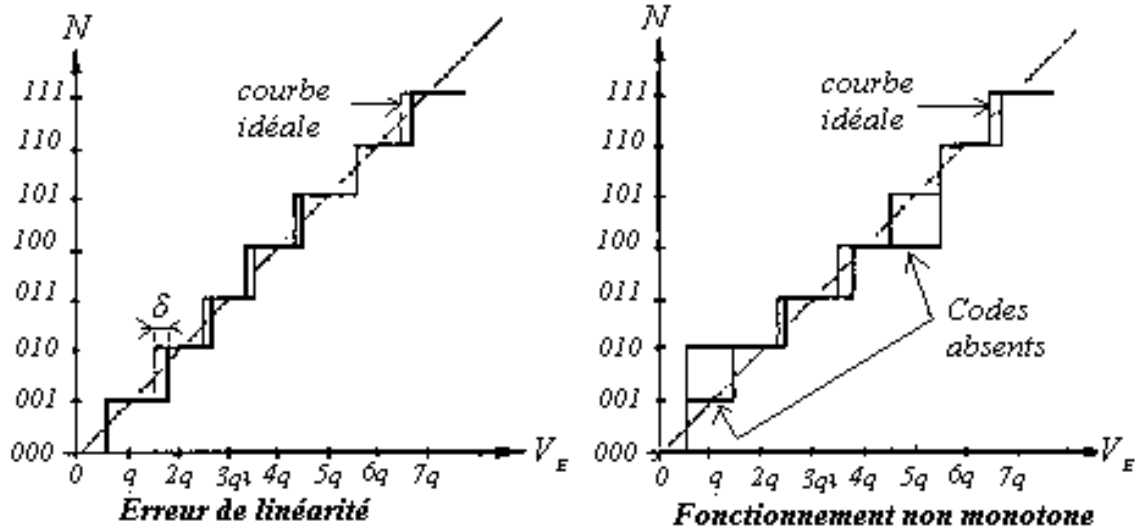
$$V_E = N \times q + \delta_D + \delta_A$$



Erreur de décalage



Erreur de facteur d'échelle



1.4) VALEUR MAXIMALE DE V_E CONVERTIBLE

Pour un CAN de n bits, $N_{\max} = 2^n - 1$ donc $V_{E\max} = (2^n - 1) \times q$

1.5) RESOLUTION DU CAN: r

$r = \frac{\text{valeur mini de } V_E \text{ convertible}}{\text{valeur maxi de } V_E \text{ convertible}}$ $r = \frac{1}{2^n - 1}$ Elle est exprimée en %

1.6) PRECISION

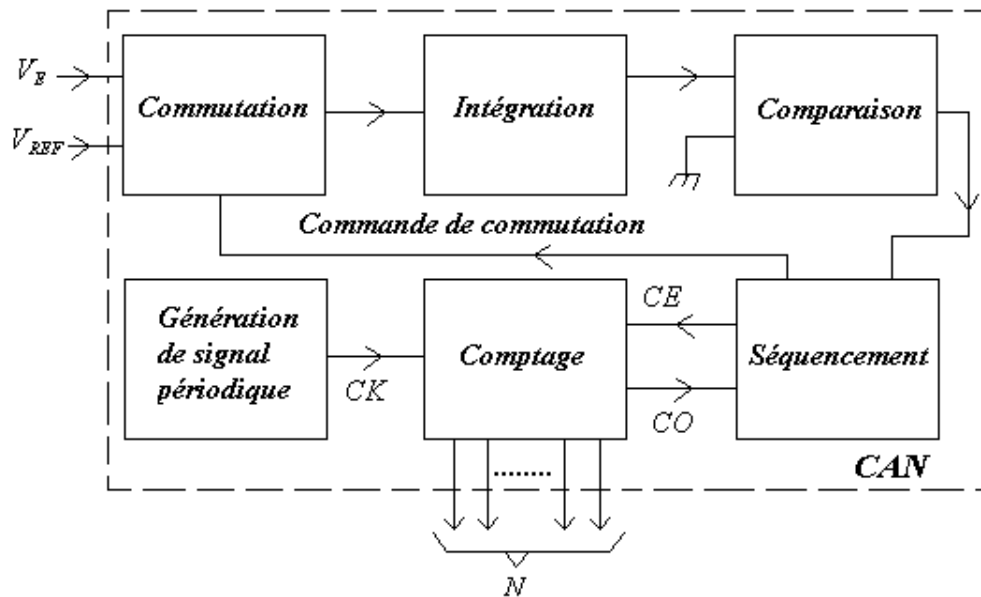
Le constructeur ne donne pas la précision du CAN. Il ne spécifie que l'erreur en *LSB* par rapport à la valeur théorique N)

1.7) TEMPS DE CONVERSION

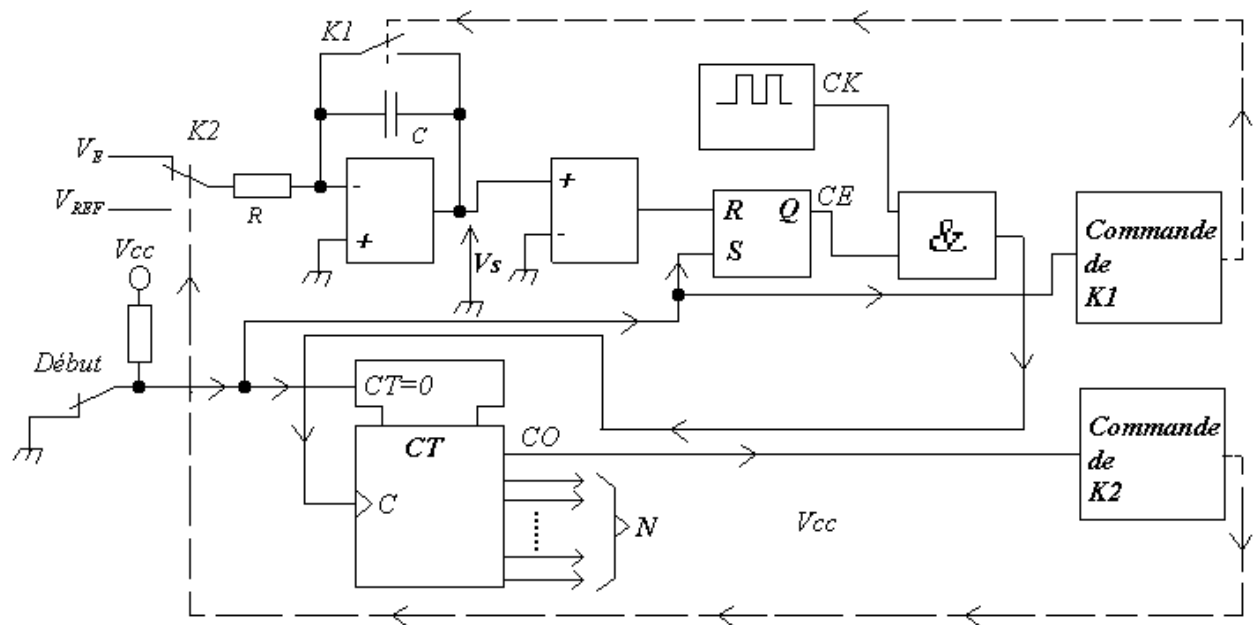
C'est le temps minimum pendant lequel la tension V_E doit être appliquée au CAN pour qu'elle soit convertie numériquement (fonction de la fréquence de l'horloge du CAN)

2) LE CAN DOUBLE RAMPE

2.1) SCHEMA FONCTIONNEL



2.2) SCHEMA STRUCTUREL SIMPLIFIE



CO : Carry Out : signal de dépassement (retenue)

CE : Count Enable : validation de comptage

CK : signal d'horloge

f_H : fréquence du signal d'horloge : $f_H = \frac{1}{T_H}$.

V_E et V_{REF} sont de signe contraire.

capacité maximale de comptage ($0 \rightarrow N_{MAX} = 2^n - 1$)

2.3) FONCTIONNEMENT**a) Phase d'auto zéro**

Une action fugitive sur l'interrupteur "Début" provoque
 Une fermeture fugitive de $K1$ (remise à zéro de V_S).
 Une remise à zéro du compteur.
 Une remise à zéro de CO donc la fermeture de $K2$ sur V_E .
 Une validation de l'horloge.

b) Phase d'intégration de V_E

La capacité se charge pendant que le compteur enregistre les impulsions d'horloge.
 A la 2^n ième impulsion ($N_{MAX} + 1$), la sortie CO passe à '1', provoquant la fermeture de $K2$ sur V_{REF} .

c) Phase d'intégration de V_{REF}

La capacité se décharge jusqu'à ce que V_S atteigne $0V$.
 A ce moment, la sortie du comparateur passe à '1', inhibant les impulsions d'horloge.
 A partir de ce moment, le système revient à la phase d'auto zéro

2.4) CONCLUSION

La tension V_E est intégrée pendant un temps $t_1 = \text{constante} = 2^n \times T_H$
 La tension V_{REF} est intégrée pendant un temps $t_2 = N_x \times T_H$ avec $N_x = \text{nombre d'impulsions comptées}$).
 Les variations de V_S étant les mêmes durant les temps t_1 et t_2 , alors

$$V_S(t_1) = -\frac{V_E \times t_1}{R \times C} \quad \text{et} \quad V_S(t_2) = 0 = V_S(t_1) - \frac{V_{REF} \times t_2}{R \times C}$$

donc $V_E \times t_1 = -V_{REF} \times t_2$ mais $V_{REF} < 0$

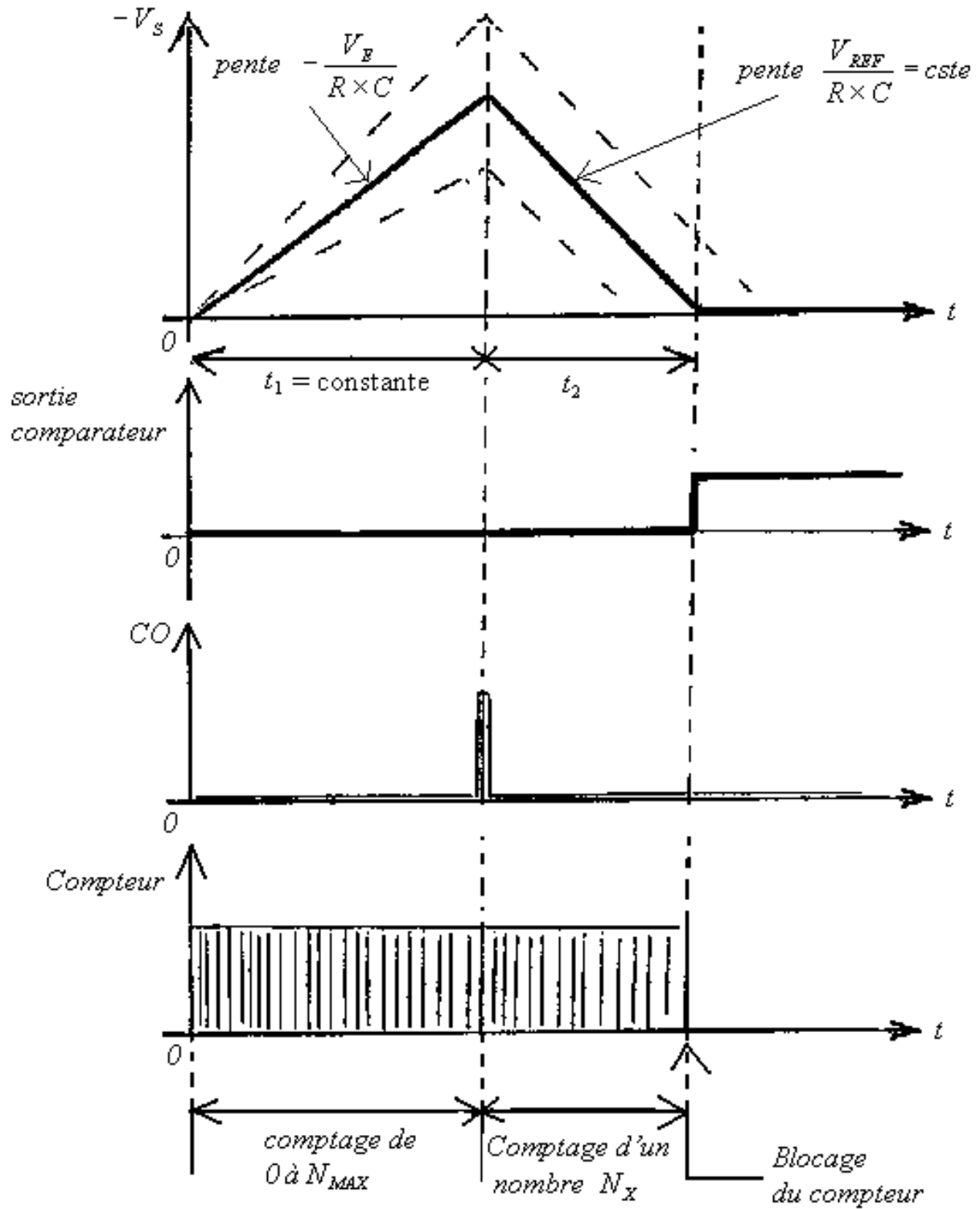
En négligeant les signes, on obtient $\frac{t_2}{t_1} = \frac{V_E}{V_{REF}}$ d'où

$$N_x = 2^n \times \frac{V_E}{V_{REF}}$$

Intérêt : N_x est indépendant de la stabilité de la référence de temps T_H .

Inconvénient : le temps de conversion est important (deux intégrations)

2.5) CHRONOGRAMMES



2.6) CALCUL DES ELEMENTS EXTERIEURS**a) Fréquence d'horloge f_H**

Le choix de f_H est fonction de la fréquence de conversion désirée.

Le constructeur donne la fréquence f_H typique.

b) Eléments R et C de l'intégrateur

$I_R \gg I$ – donc $R < R_{MAX}$

C donne le maximum de dynamique en sortie de l'intégrateur.

Le constructeur donne C_{TYP} et R_{TYP} en fonction de la plage de tension de V_{REF} .

c) Tension de référence V_{REF}

Elle permet de définir la valeur du quantum

Exemple : $0V < V_E < 2V$ CAN 8 bits

$V_{REF} = 2^n \times \frac{V_E}{N_X}$ Pour $V_E = V_{EMAX}$, $N_X = N_{MAX} = 2^n - 1$ donc $V_{REF} = V_{EMAX} = 2V$

Pour $N_X = 1$, $q = V_E = \frac{V_{REF}}{2^n} = \frac{2}{256} \Rightarrow q = 7,81mV$

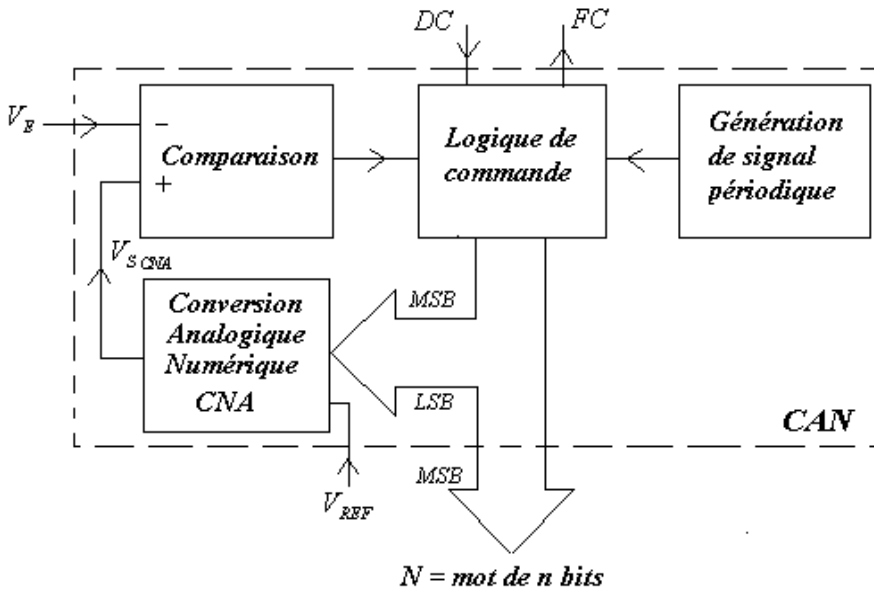
d) Temps de conversion T_C

T_C est le temps nécessaire pour accomplir les trois phases.

Approximation : $T_C \approx 2 \times 2^n \times T_H$ donc $T_C = qq \mu s$

3) LE CAN A APPROXIMATIONS SUCCESSIVES (OU PESEES SUCCESSIVES)

3.1) SCHEMA FONCTIONNEL

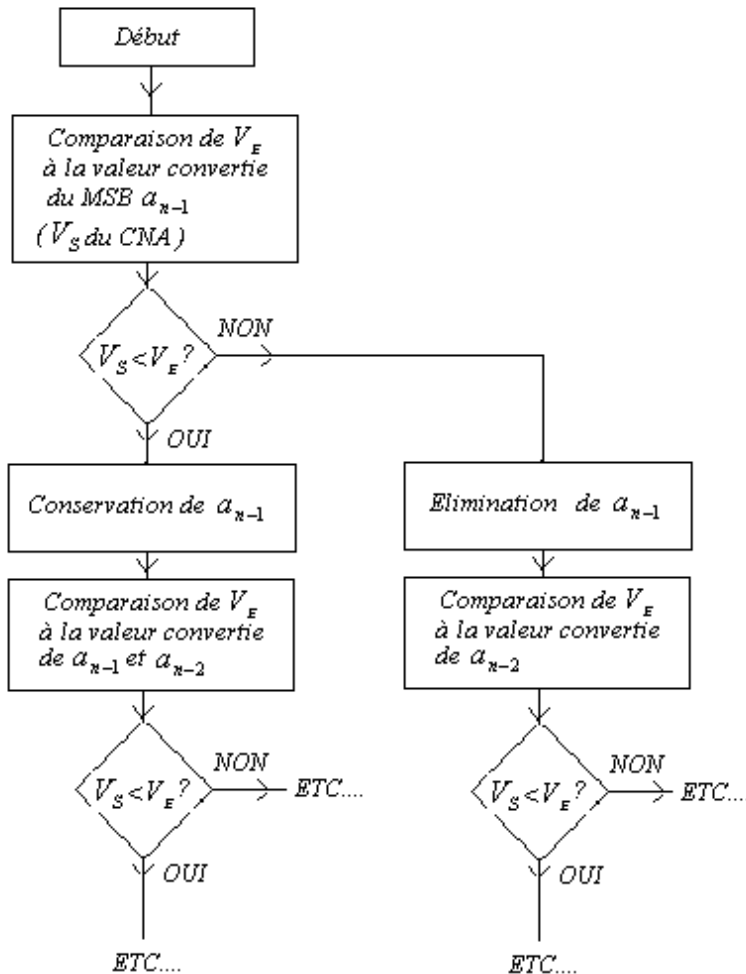


DC : début de conversion

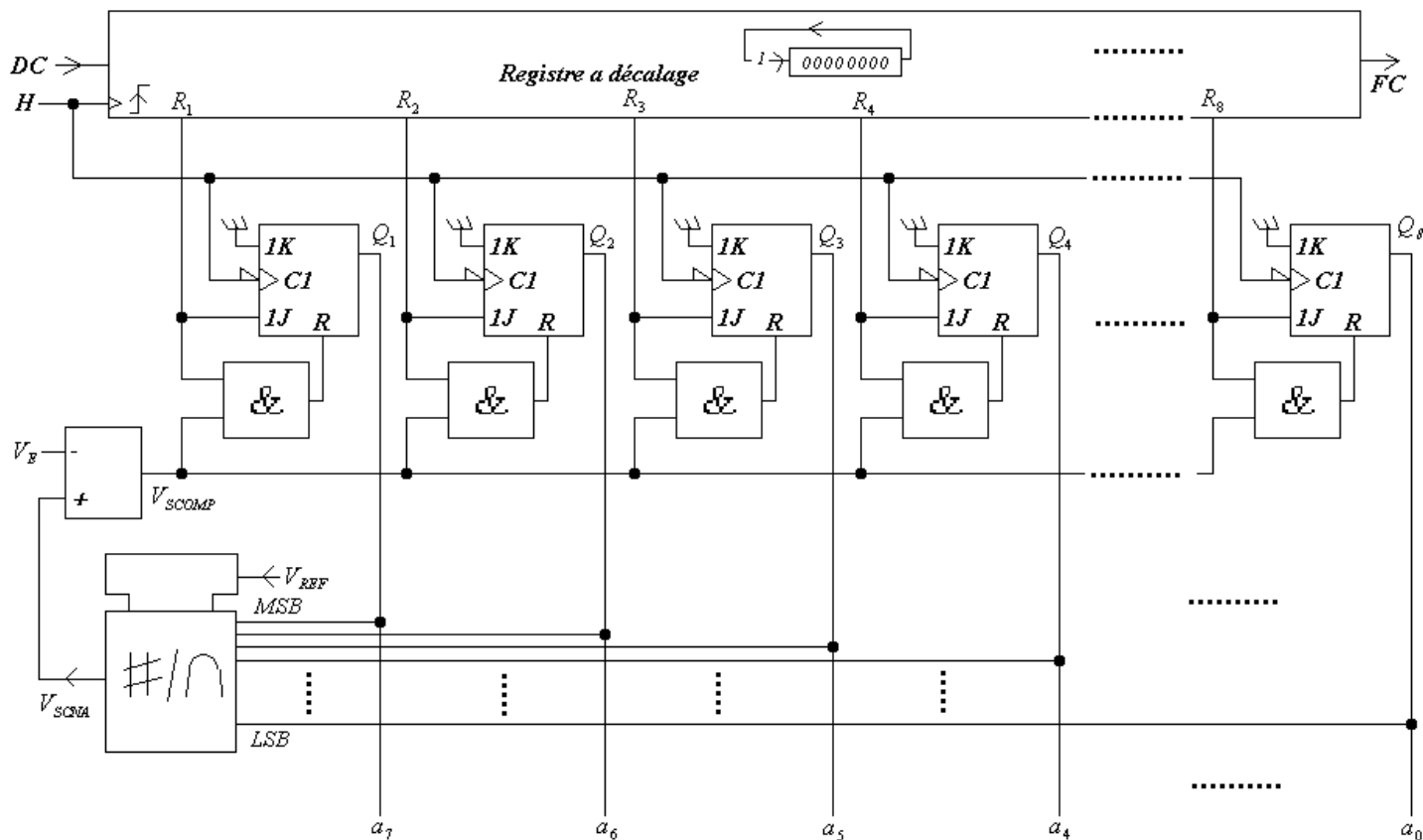
FC : fin de conversion

La valeur de V_E est comparée à celle de $V_{S\ CNA}$ qui varie selon un programme préétabli dépendant du signe de la différence $V_{S\ CNA} - V_E$.

3.2) ALGORITHME



3.3) SCHEMA STRUCTUREL D'UN CAN 8 BITS



DC : Début de conversion Q_8

FC : Fin de conversion

3.4) REMARQUES

a) La conversion est effectuée en n impulsions d'horloge pour un CAN à n bits d'où un temps de conversion très faible (qq μs)

b) En sortie du CNA

$$V_{S_{CNA}} = V_{REF} \times \left[\frac{a_{n-1}}{2^1} + \frac{a_{n-2}}{2^2} + \dots + \frac{a_0}{2^n} \right]$$

c) On peut estimer qu'à la fin de la conversion, $V_E = V_{S_{CNA}}$

or $N = a_{n-1} \times 2^{n-1} + a_{n-2} \times 2^{n-2} + \dots + a_1 \times 2^1 + a_0 \times 2^0$

d'où $V_E = V_{REF} \times \frac{N}{2^n}$ donc

$$N = \frac{2^n}{V_{REF}} \times V_E$$

3.5) EXEMPLE DE CONVERSION

Données : $V_E = 1,63V$ $V_{REF} = 2,56V$ $n = 8$

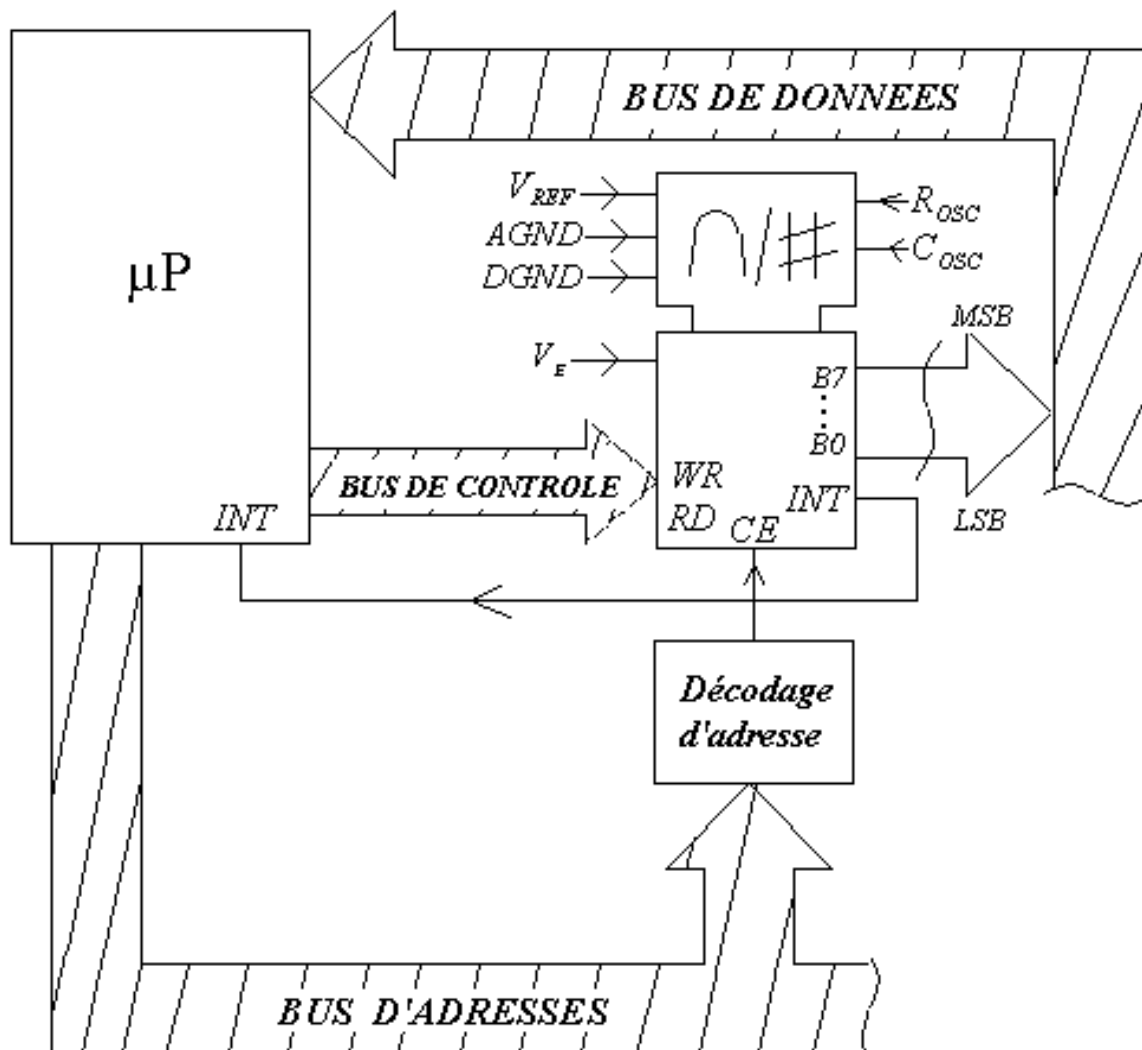
Pour chaque impulsion d'horloge (d'indice i), répondre aux questions suivantes

- front montant de H $R_i = \dots (1/0)$
- $R_{i-1} = \dots (1/0)$
- front descendant de H Q_i passe à... (1/0)
- $V_{S_{CNA}} = \dots$
- $V_{S_{CMP}} = \dots (1/0)$
- Reset de la bascule i (actif/inactif)
- Valeur conservée de a_i (1/0)

i	R_i	R_{i-1}	Q_i	Vs_{CNA}	Vs_{CMP}	$Reset_i$	a_{8-i}
1							
2							
3							
4							
5							
6							
7							
8							

4) CAN COMMANDE PAR μ P**4.1) CONDITIONS MINIMALES DE COMPATIBILITE**

- a) *WR (Work Ready)* : entrée CAN de commande de début de conversion
(μ P --> CAN) : prêt à travailler
- b) *INT (Interrupt)* : sortie CAN d'indication de fin de conversion
(CAN --> μ P) : Interruption
- c) *RD (Read Data)* : entrée de commande de déverrouillage des verrous internes de sortie
(μ P --> CAN) : Lecture des données
- d) *CE (Chip Enable)* : entrée de validation de boîtier

4.2) SCHEMA TYPE D'INTERCONNEXION

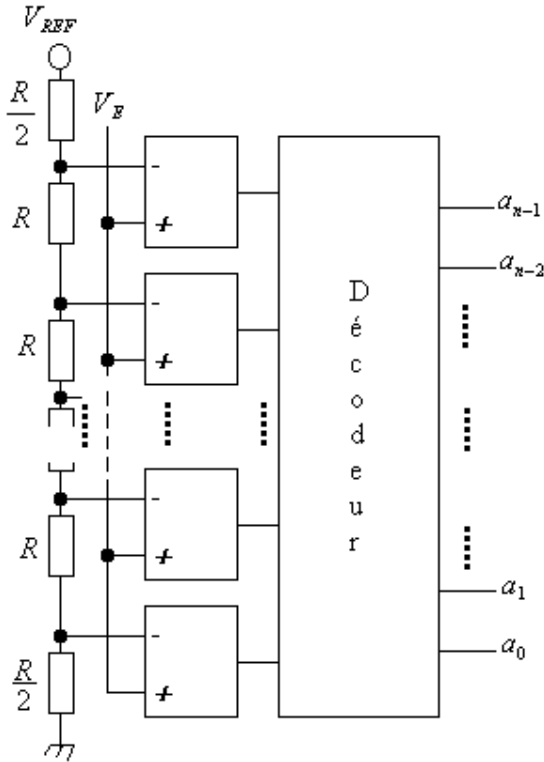
5) CAN PARALLELE OU FLASH

Une chaîne de $2^n + 1$ résistances détermine un échelonnement de 2^n valeurs distantes de q comprises entre V_{MIN} et V_{MAX} (sauf pour la première, qui est distante de $\frac{q}{2}$).

Chaque valeur est appliquée à l'une des entrées des 2^n comparateurs.

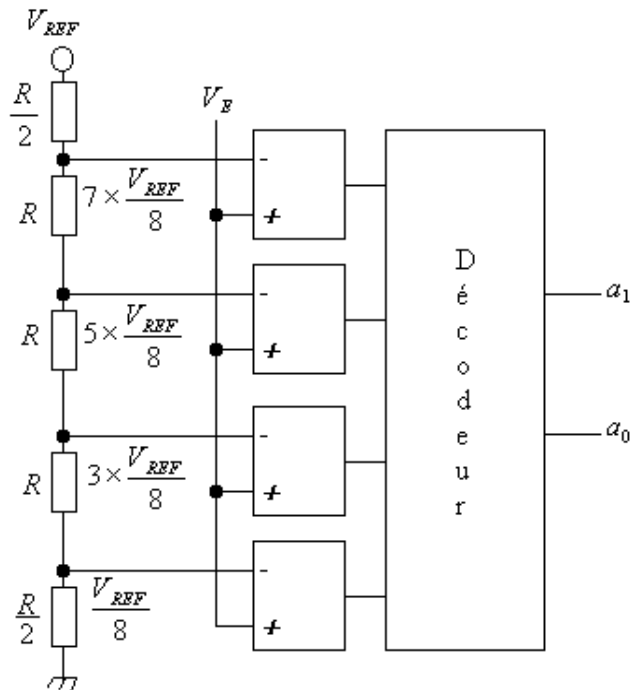
Le potentiel V_E est appliqué sur la deuxième entrée de chaque comparateur et tous les comparateurs correspondant à des niveaux inférieurs ou égaux à V_E basculent simultanément.

Le codage est ensuite effectué instantanément par un décodeur.



Inconvénient: il faut 256 comparateurs pour 8 bits.
Avantage: très grande vitesse de conversion.

Exemple : CAN 2bits



CAN FLASH PIPELINED

L'inconvénient du CAN Flash est le nombre élevé de comparateurs nécessaire (1024 pour un CAN 10 bits). Les convertisseurs PIPELINED se présentent comme des Flash 1 bit mis en cascade (comparaison à mi-échelle), la comparaison suivante s'effectuant sur la moitié restant à identifier.

Chaque étage effectue les opérations suivantes :

Si ($V \geq \text{mi-échelle}$) alors

Bitn $\leftarrow 1$

$V \leftarrow 2 \cdot (V - \text{mi-échelle})$

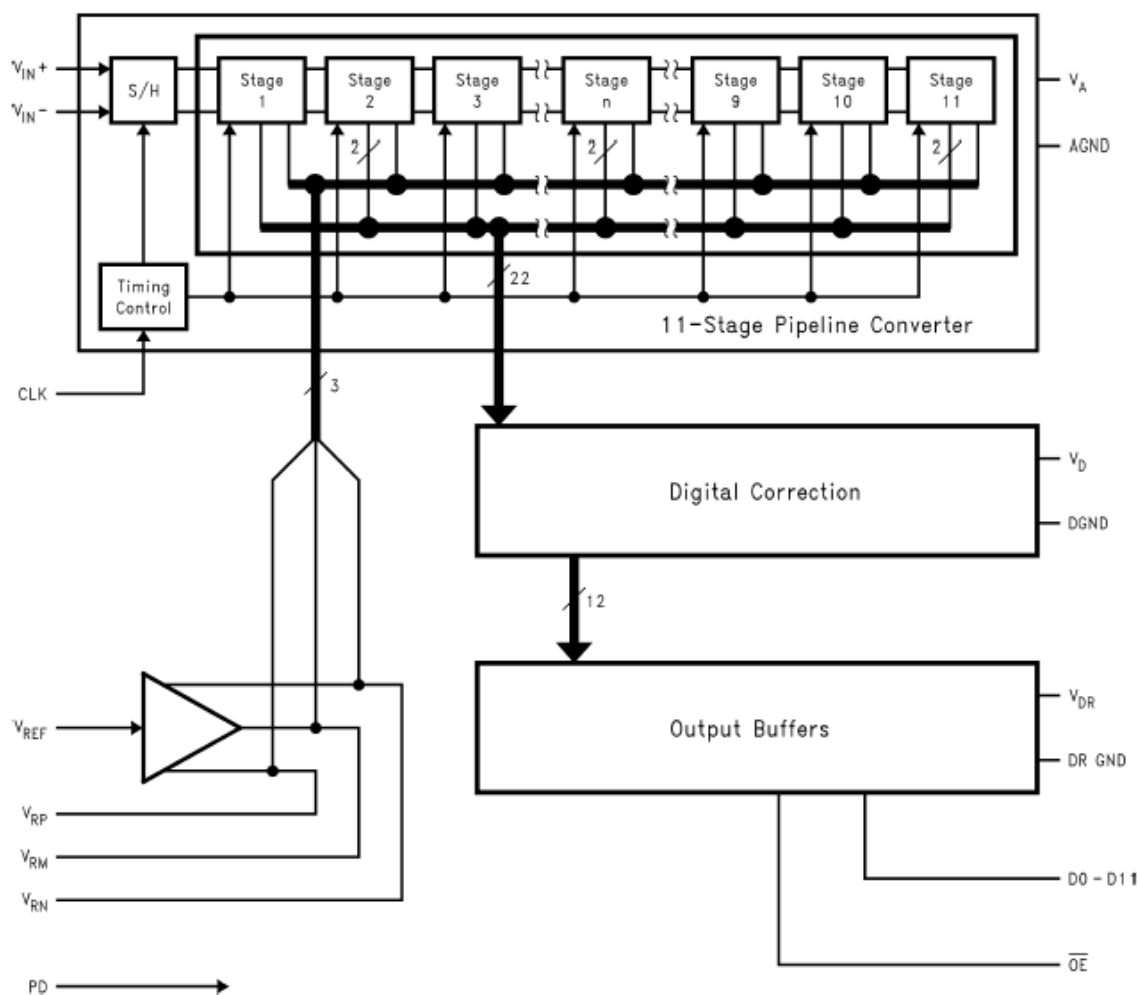
Sinon

Bitn $\leftarrow 0$

$V \leftarrow 2 \cdot V$

La conversion est terminée lorsque le dernier bit a été estimé. Le résultat final est ainsi disponible avec un retard fonction du nombre d'étages à traverser. Puis, à chaque coup d'horloge, une nouvelle mesure est fournie par le CAN, toujours avec le même retard par rapport à l'acquisition initiale.

Exemple : National Semiconductor ADC 12010 12 bits 10 MSPS

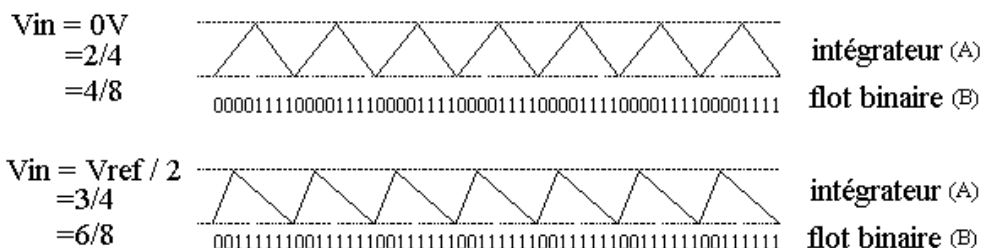
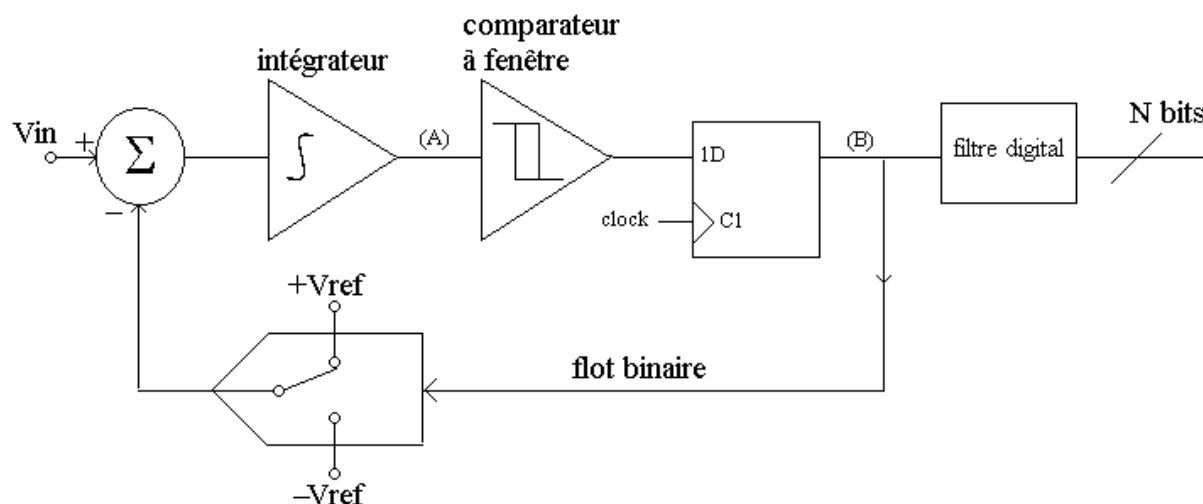


6) CAN SIGMA-DELTA

Ces convertisseurs permettent jusqu'à 24 bits de résolution pour des signaux basse fréquence (< 40 KHz).

Principe :

CAN SIGMA-DELTA du 1er ordre



Lorsque la tension ($V_{in} + V_{ref}$) est appliquée sur l'entrée de l'intégrateur, sa sortie augmente jusqu'à atteindre la limite haute du comparateur à fenêtre. La sortie binaire bascule alors de 0 vers 1.

La tension ($V_{in} - V_{ref}$) est appliquée sur l'entrée de l'intégrateur, jusqu'à atteindre la limite basse du comparateur à fenêtre. La sortie binaire bascule de 1 vers 0.

Loi de l'intégrateur : $V_{out} = \frac{1}{T_i} \int v dt = \frac{1}{T_i} V t$ avec T_i : constante d'intégration, V tension constante, t temps

Phase de croissance : $\Delta V = \frac{1}{T_i} (V_{in} + V_{ref}) (T - \alpha T)$ [α est la proportion de 1 dans le résultat]

Phase de décroissance : $-\Delta V = \frac{1}{T_i} (V_{in} - V_{ref}) \alpha T$

Bilan : $(V_{in} + V_{ref}) (T - \alpha T) = - (V_{in} - V_{ref}) \alpha T$ d'où $\frac{V_{in}}{V_{ref}} = 2 \cdot \alpha - 1$

Résultat : la mesure de la tension d'entrée V_{in} est directement liée à la proportion de '1' dans le flot binaire issu du comparateur. La quantité moyenne de '1' est ensuite calculée par le filtre digital.

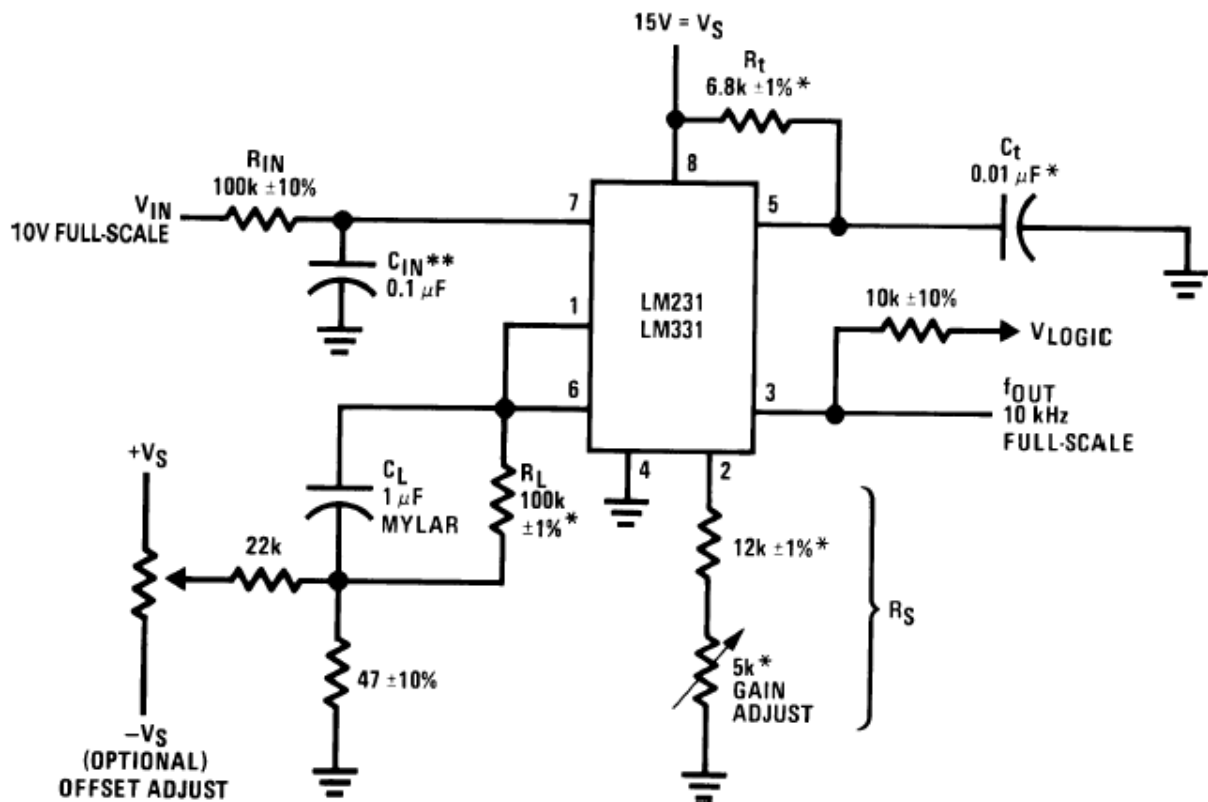
7) CONVERTISSEUR TENSION-FREQUENCE

La tension (basse fréquence) d'entrée est convertie en un signal binaire de fréquence proportionnelle à la tension d'entrée.

Intérêt : la fréquence du signal de sortie sera mesurée par le microcontrôleur.

Exemples :

LM331 Analog Device (voir Mémotech)



$$f_{OUT} = \frac{V_{IN}}{2.09 V} \cdot \frac{R_S}{R_L} \cdot \frac{1}{R_t C_t}$$

Convertisseur Sigma Delta [\[modifier\]](#)

Ce type de convertisseur est basé sur le principe du [suréchantillonnage](#) d'un signal d'entrée. Un comparateur est en général utilisé pour convertir sur un bit (c'est-à-dire 0 ou 1) la différence (delta) entre le signal d'entrée et le résultat de la conversion (0=plus petit, 1=plus grand).

Le résultat de la comparaison est alors entré dans un filtre appelé le [décimateur](#), qui somme (sigma) les échantillons du signal d'entrée. Cela revient à calculer l'[intégrale](#) de la différence entre l'entrée et la sortie.

Cela crée un [système asservi](#) (la sortie est rebouclée sur l'entrée) qui fait osciller la valeur de l'intégrale du signal à convertir autour d'une valeur de référence (le résultat de la conversion). La sortie numérique du comparateur est sur 1 bit à haute fréquence (la fréquence d'[échantillonnage](#)), qui est filtrée par le [décimateur](#) qui augmente le nombre de bits en réduisant la pseudo fréquence d'échantillonnage. L'intérêt de ce genre de convertisseur réside dans sa grande résolution de sortie possible (16, 24, 32, 64 bits voir plus) pour des signaux d'entrée avec une [bande passante](#) modérée.

Ces convertisseurs sont très adaptés à la conversion de signaux analogiques issus de [capteurs](#) dont la bande passante est souvent faible (par exemple les signaux audio). Les convertisseurs Sigma/Delta sont, par exemple, utilisés dans les lecteurs de [CD](#).