

sommaire

1) GENERALITES	page 2
2) DEFINITIONS	page 2
2.1) CONVERTISSEUR DIGITAL ANALOGIQUE	page 2
2.2) CONVERTISSEUR ANALOGIQUE DIGITAL	page 3
3) CONVERTISSEUR DIGITAL ANALOGIQUE	page 3
3.1) CNA A RESISTANCES PONDEREES	page 3
3.2) CNA A ECHELLE RESISTIVE OU RESEAU R-2R	page 4
3.2.1) RESEAU R-2R A COMMUTATION DE TENSION	page 4
3.2.2) RESEAU R-2R A COMMUTATION DE COURANT	page 6
3.3) CONVERTISSEUR UTILISANT DES METHODES SEQUENTIELLES	page 9
3.3.1) CONVERTISSEUR TRAVAILLANT AVEC LA VARIATION DU RAPPORT CYCLIQUE	page 9
3.3.2) CONVERTISSEUR UTILISANT UN MULTIPLIEUR DISCRET	page 10
3.4) CARACTERISTIQUES DES CONVERTISSEURS DIGITAL ANALOGIQUE.	page 11
3.4.1) RESOLUTION (RESEAU R-2R)	page 11
3.4.2) PRECISION	
3.4.2.1) Tension de décalage ou Offset	page 11
3.4.2.2) Facteur d'échelle	page 12
3.4.2.3) Linéarité	page 12
3.4.2.4) Linéarité différentielle	page 13
3.4.2.5) Sensibilité aux variations de l'alimentation	page 13
3.4.2.6) Autres phénomènes amenant une erreur	page 13

1) GENERALITES

La plupart des capteurs utilisés en électronique fournissent à partir d'un phénomène physique à étudier, une représentation analogique sous forme de tension ou d'intensité.

Cette information peut être recueillie par un appareil de mesure. Elle sera, soit enregistrée sur bande, soit utilisée directement par un montage électronique de traitement analogique.

Ces montages sont cependant limités en précision, vitesse et souvent mal adaptés à certaines fonctions comme par exemple les mémoires à accès rapide et longue durée.

La solution consiste, pour la plupart des cas, à traiter une partie du problème, sous forme digitale, par l'ordinateur. Pour cela, nous utiliserons des circuits de conversion analogique digital pour le passage mesure-ordinateur et digital analogique pour le passage ordinateur-amplificateur.

RAPPEL:

Grandeurs analogiques : Tensions ou des courants variant de façon continue proportionnels à des grandeurs physiques

Grandeurs digitales (ou numériques) : Grandeurs qui varient dans le temps de façon discontinue. Elles se présentent généralement sous la forme de nombre de base quelconque, la base 2 s'étant imposée pour des raisons technologiques.

2) DEFINITIONS

2.1) CONVERTISSEUR DIGITAL ANALOGIQUE

Système permettant de transformer une information disponible sous forme binaire à n bits en une information sous forme d'une tension proportionnelle au nombre défini par l'information initiale numérique.

Sauf précision contraire, nous considérerons l'information donnée sous forme binaire pur avec éventuellement un bit supplémentaire de signe.

$$N = a_{n-1} \times 2^{n-1} + a_{n-2} \times 2^{n-2} + \dots + a_0 \times 2^0 \quad \text{avec } a_i = 0 \text{ ou } 1$$

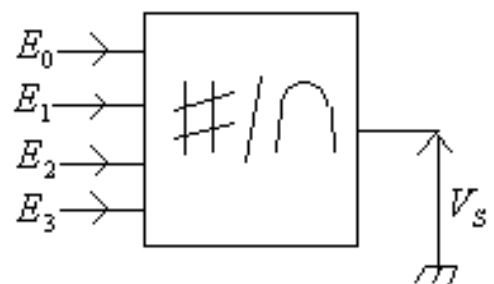
N défini par n bits $0 \leq N \leq 2^n - 1$

a_{n-1} est le bit le plus significatif : *MSB*.

a_0 est le bit le moins significatif : *LSB*

Exemple :

Un convertisseur dit à un quartet (4 entrées binaires)



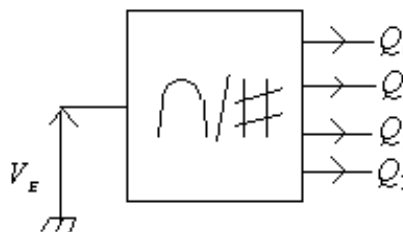
2.2) CONVERTISSEUR ANALOGIQUE DIGITAL

Système permettant de transformer l'information d'entrée, donnée sous forme de tension continue (ou variant de façon très lente par rapport au temps de conversion) en un nombre binaire de N bits.

V_E = tension positive ou négative

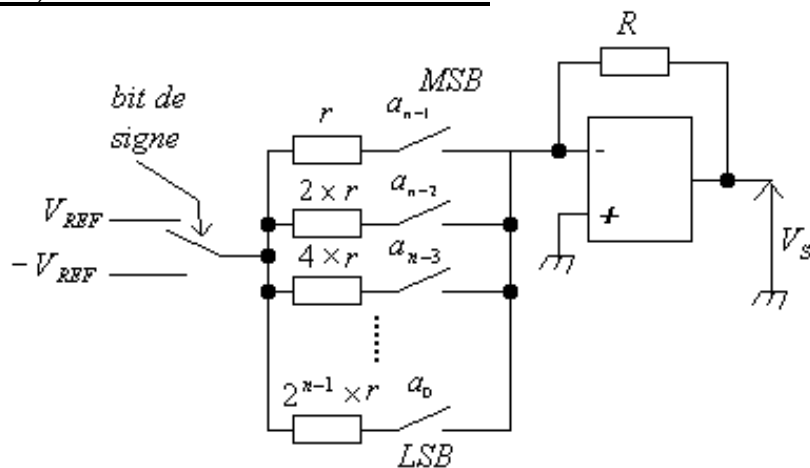
n = nombre de bit de N est le nombre de des sorties du convertisseur.

Exemple : transformation en un quartet.



3) CONVERTISSEUR DIGITAL ANALOGIQUE

3.1) CNA A RESISTANCES PONDEREES



$a_i = 0$ signifie interrupteur ouvert
 $a_i = 1$ signifie interrupteur fermé

convertisseur n bits

$$V_S = \pm V_{REF} \times \frac{R}{r} \times [a_{n-1} \times 2^0 + a_{n-2} \times 2^{-1} + \dots + a_0 \times 2^{-(n-1)}]$$

$$V_S = \pm V_{REF} \times \frac{R}{r} \times \frac{N}{2^{n-1}}$$

Le principal inconvénient d'un tel système est la gamme étendue des résistances nécessaires dès que le nombre de bits de l'information devient important.

D'autre part, la valeur de r ne peut pas être réduite indéfiniment puisqu'elle doit restée très grande devant la résistance interne de l'interrupteur électronique (transistor saturé, FET, MOS)

La stabilité en température demande une intégration (réalisation de circuit intégré) de ce réseau . Mais l'intégration de grandes résistances pose des difficultés de réalisation.

Important : Par contre ce type de convertisseur s'adapte facilement à d'autres codes binaires

.Par exemple pour le code *BCD* , on inscrit chaque décade sous forme binaire, la gamme des r serait:

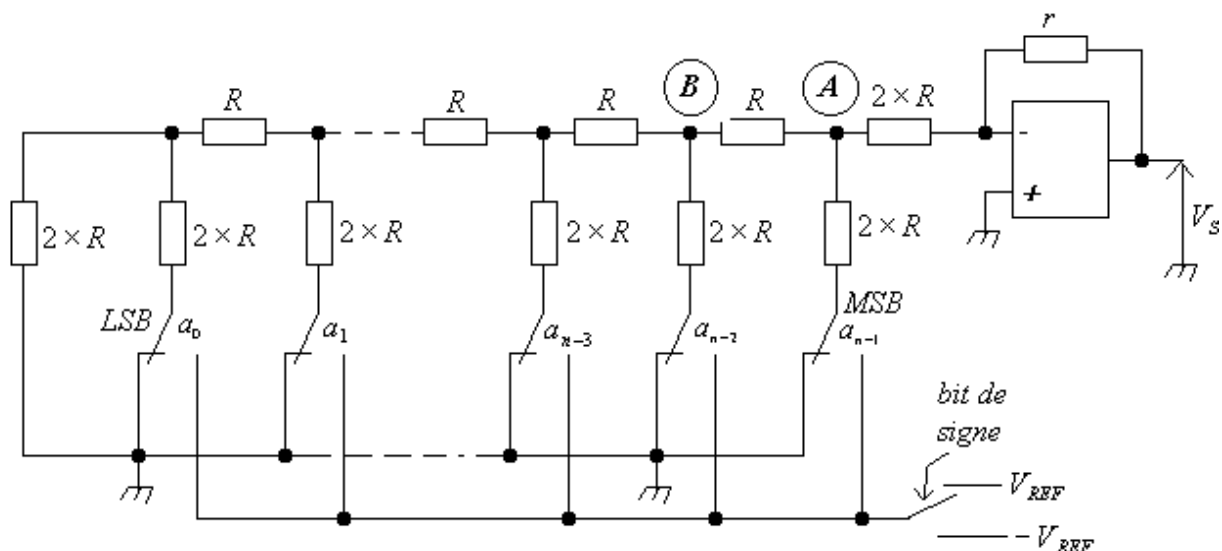
$r, 2 \times r, 4 \times r, 8 \times r$ pour la première décade.
 $10 \times r, 20 \times r, 40 \times r, 80 \times r$ pour la suivante ,etc. . .

La première décade est celle de poids le plus élevé.

3.2) CNA A ECHELLE RESISTIVE OU RESEAU R-2R

C'est le le principe le plus répandu actuellement. Nous distinguerons deux conceptions : commutation en tension et commutation en courant.

3.2.1) RESEAU R-2R A COMMUTATION DE TENSION.

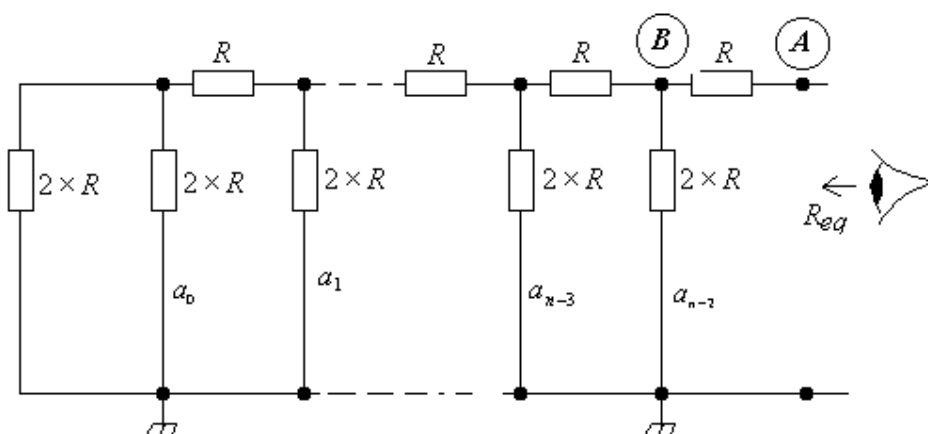


PRINCIPE DE FONCTIONNEMENT

a) Chaque fois qu'un bit est à 0, le courant fourni à l'amplificateur opérationnel par la branche correspondante est nul.

b) Considérons pour l'étude que tous les bits sont à 0, sauf le bit de poids le plus élevé : $a_{n-1} = 1$

Nous avons donc le schéma équivalent à gauche du point A suivant :



Nous pouvons donc donner l'expression de R_{eq} à gauche de A :

$$R_{eq} = [([(2 \times R // 2 \times R) + R] // 2 \times R) + R] // 2 \times R \dots etc \Rightarrow R_{eq} = 2 \times R$$

Nous avons alors le schéma suivant depuis V_{REF} :

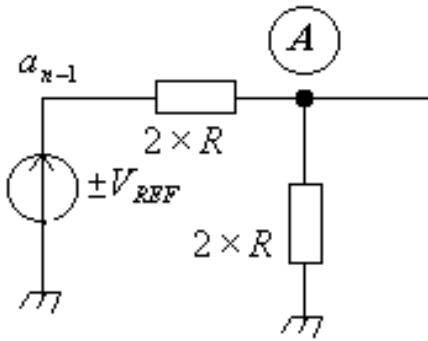
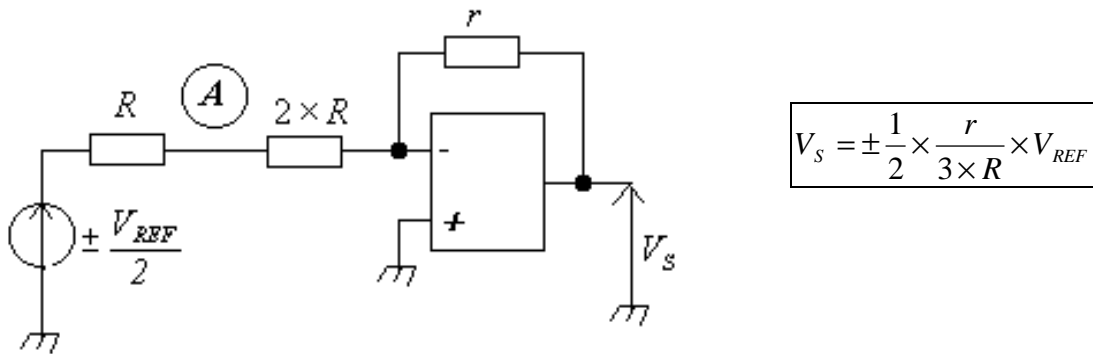
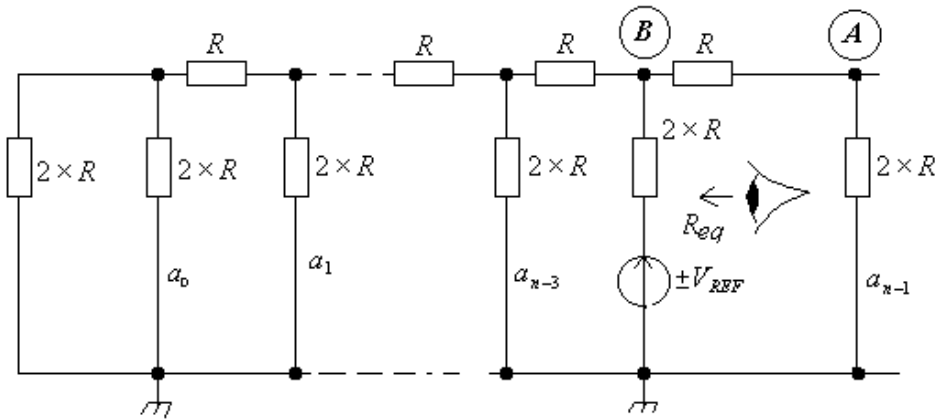


SCHÉMA EQUIVALENT :



c) Considérons maintenant que tous les bits sont à 0, sauf le bit de poids $a_{n-2} = 1$.

Nous avons le schéma équivalent suivant :



De la même façon que pour le *MSB*, nous pouvons dire que la résistance vue à gauche de *B* est égale à $2 \times R$.

Schéma équivalent général vu de A:

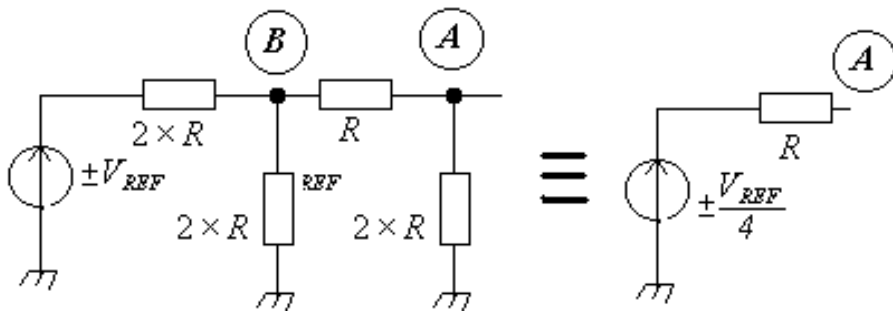
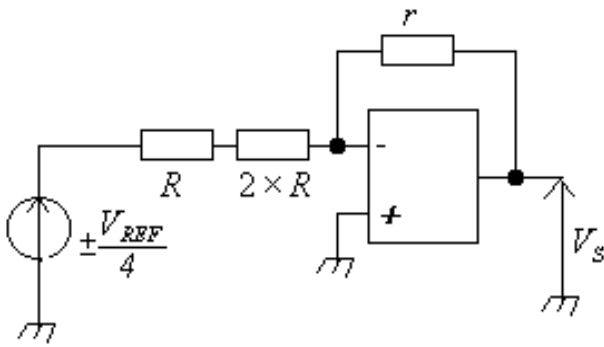


Schéma complet :



Le schéma étant le même que dans l'étude précédente, la méthode de résolution sera identique.

$$V_s = \pm \frac{1}{4} \times \frac{r}{3 \times R} \times V_{REF}$$

L'action de a_{n-2} sur V_s est égale à la moitié de celle de a_{n-1}

Nous calculons, de la même façon, l'effet sur V_s de chaque bit à l'état 1, alors que tous les autres sont à 0. Nous nous apercevons que pour chaque déplacement du bit d'action vers la gauche, son effet sur V_s est divisé par 2 par rapport au précédent.

En appliquant le théorème de superposition, nous obtenons:

GENERALISATION DE LA FORMULE.

$$V_s = \pm \frac{r}{3 \times R} \times \frac{V_{REF}}{2} \times [a_{n-1} \times 2^0 + a_{n-2} \times 2^{-1} + a_{n-3} \times 2^{-2} + \dots + a_0 \times 2^{-(n-1)}]$$

D'où :

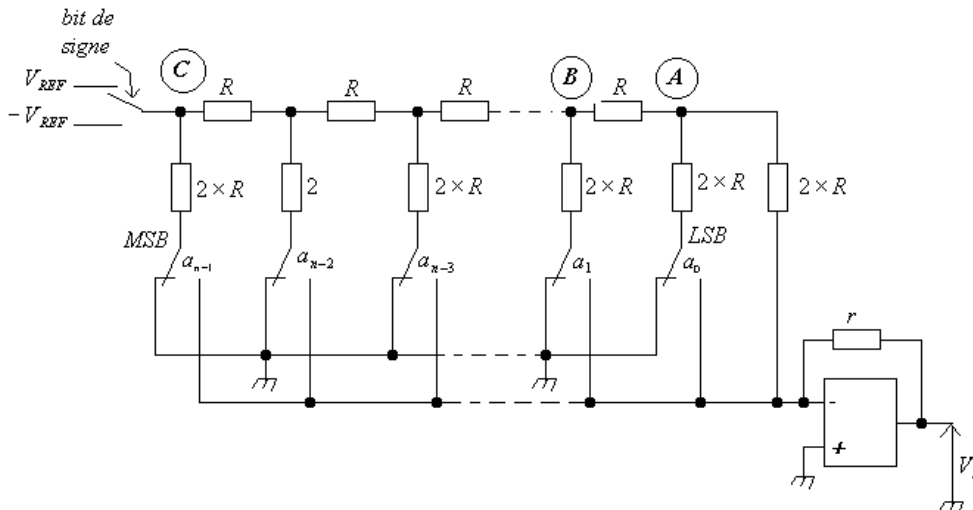
$$V_s = \pm V_{REF} \times \frac{r}{3 \times R} \times \frac{N}{2^n}$$

Ce système demande plus de composants que le réseau à résistances pondérées mais ces résistances ne prennent que 2 valeurs : R et $2 \times R$.

De ce fait, il sera aisé de le réaliser en circuit intégré.

3.2.2} RESEAU R-2R A COMMUTATION DE COURANT

SCHEMA D'UNE CONFIGURATION POSSIBLE :



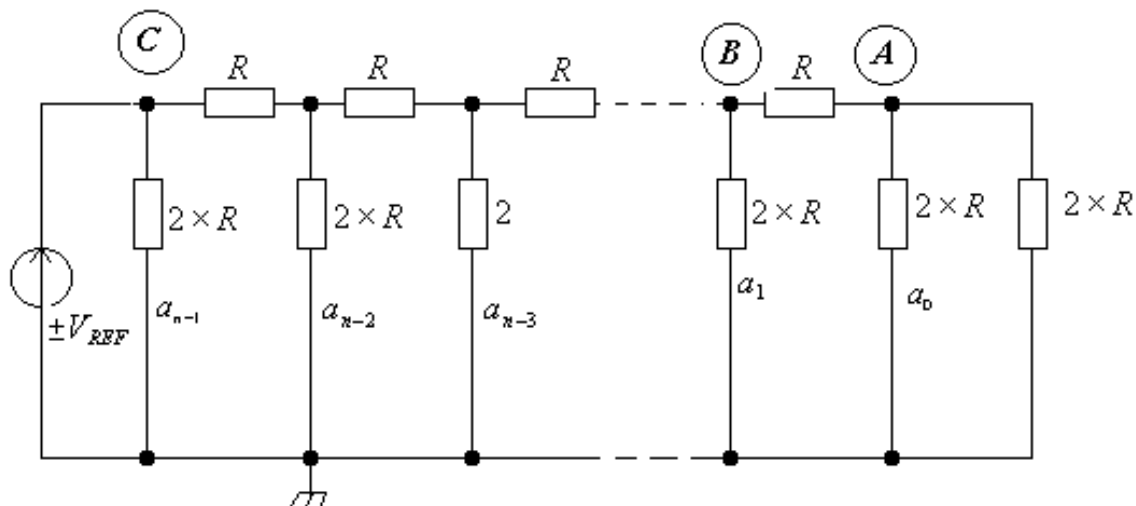
PRINCIPE DE FONCTIONNEMENT:

Toutes les résistances $2 \times R$ sont reliées à la masse par le commutateur électronique.

*** Soit directement lorsque la position est 0.

*** Soit par l'intermédiaire de l'amplificateur opérationnel où l'entrée négative est à un potentiel inférieur à $75\mu V$ { masse virtuelle }.

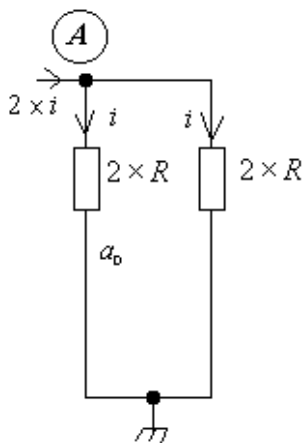
SCHEMA EQUIVALENT :



L'association des résistances mène toujours à une résistance équivalente à R

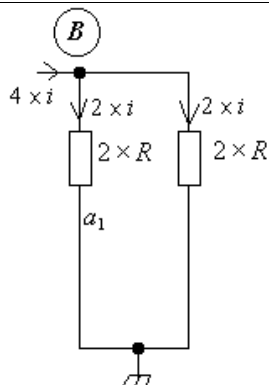
CALCUL DES DIFFERENTS COURANTS DANS CHAQUE BRANCHE.

Schéma pour le LSB :



Le LSB commute un courant i .
 Les deux résistances $2 \times R$ étant en parallèle, le courant les traversant est identique: i
 Loi des nœuds : $i + i = 2 \times i$

SCHEMA POUR LE BIT SUIVANT

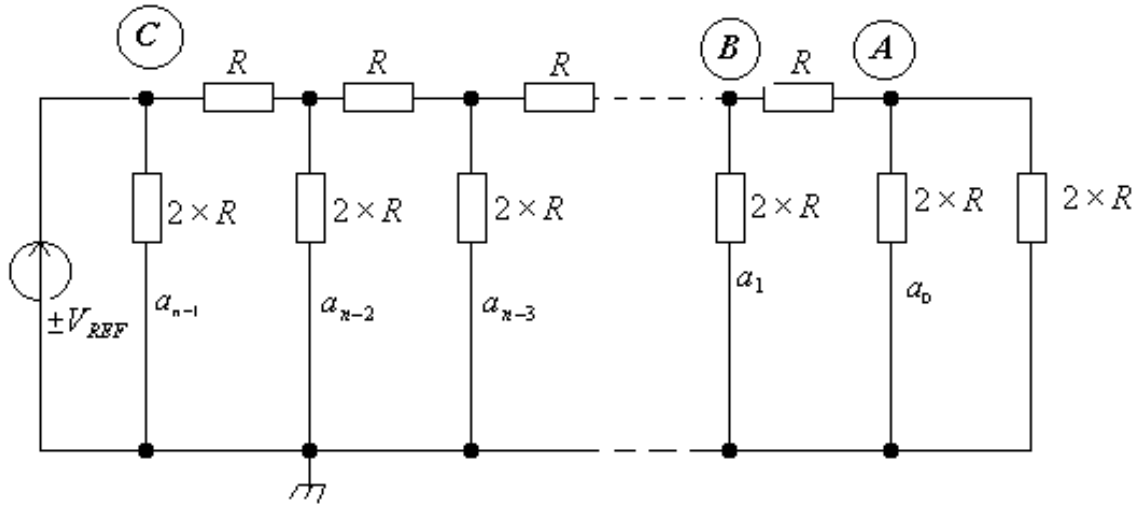


Le courant dans R étant égal à $2 \times i$, nous retrouvons les deux $2 \times R$ en parallèle donc même courant les traversant $2 \times i$.
 Le courant commuté par a_1 est donc $2 \times i$.

Loi des nœuds : $2 \times i + 2 \times i = 4 \times i$

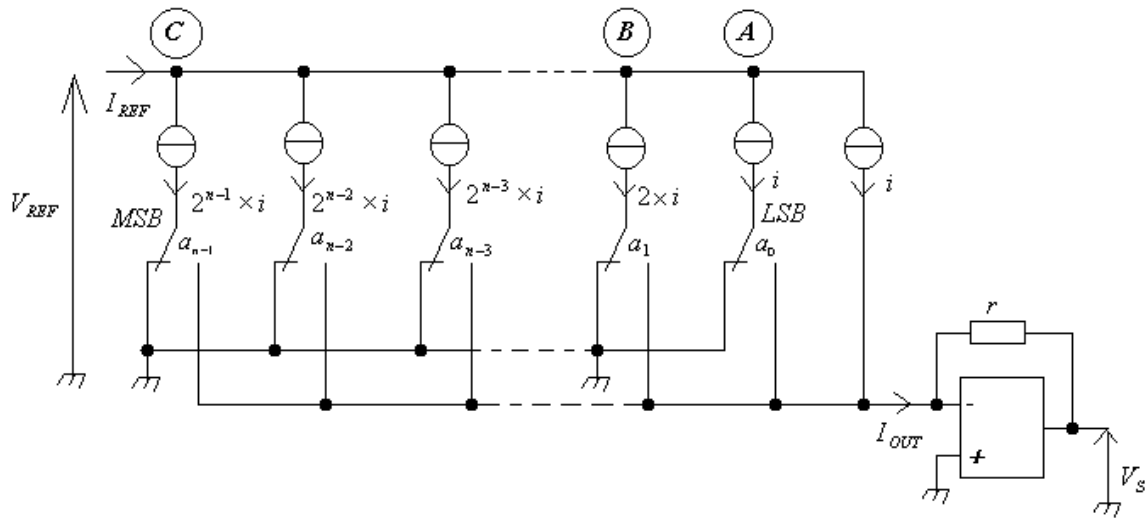
GENERALISATION

Le courant circulant dans la branche du bit de poids immédiatement supérieur est donc égal au double du précédent.



Chaque branche correspond à un générateur de courant connecté par le commutateur soit à la masse, soit à l'entrée négative de l'amplificateur opérationnel.

SCHEMA EQUIVALENT TOTAL



CALCUL DE I_{out}

$$I_{OUT} = i \times [a_{n-1} \times 2^{n-1} + a_{n-2} \times 2^{n-2} + a_{n-3} \times 2^{n-3} + \dots + a_1 \times 2^1 + a_0 \times 2^0]$$

$$I_{FS} = \frac{2^n - 1}{2^n} \times I_{REF} = I_{FULL\ SCALE} = I_{PLEINE\ ECHELLE}$$

$$I_{REF} = \pm \frac{V_{REF}}{R} \quad I_{OUT} = I_{FS} = \frac{2^n - 1}{2^n} \times I_{REF} \quad V_S = -r \times I_{OUT}$$

$$V_S = \pm r \times \frac{2^n - 1}{2^n} \times \frac{V_{REF}}{R}$$

$$V_S = \pm \frac{r}{R} \times V_{REF} \times \frac{N}{2^n}$$

CONCLUSION SUR CE TYPE DE CNA

C'est généralement ce type de convertisseur qui est retenu pour la fabrication de circuit intégré, ceci pour trois raisons essentielles :

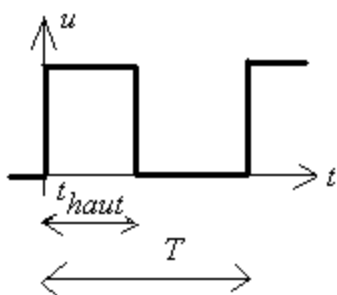
Le courant dans le réseau étant toujours le même, la température dans le circuit intégré sera donc constante et indépendante des commutations.

Le potentiel de chaque noeud ne variant pratiquement pas, le fonctionnement sera rapide du fait que le temps de charge des capacités parasites sera pratiquement nul. Ceci réduit énormément le temps de commutation par rapport au convertisseur à tension où il se passe des changements de tension lors des commutations.

Les commutateurs n'agissent pas directement sur la tension de référence; celle ci pourra être choisie dans une gamme étendue de valeurs. Ceci permettra d'amoindrir les erreurs dues à la tension d'offset des amplificateurs opérationnels. Nous pourrons l'utiliser aussi comme un multiplicateur de tension analogique par un nombre binaire en faisant varier la tension de référence.

3.3) CONVERTISSEUR UTILISANT DES METHODES SEQUENTIELLES.

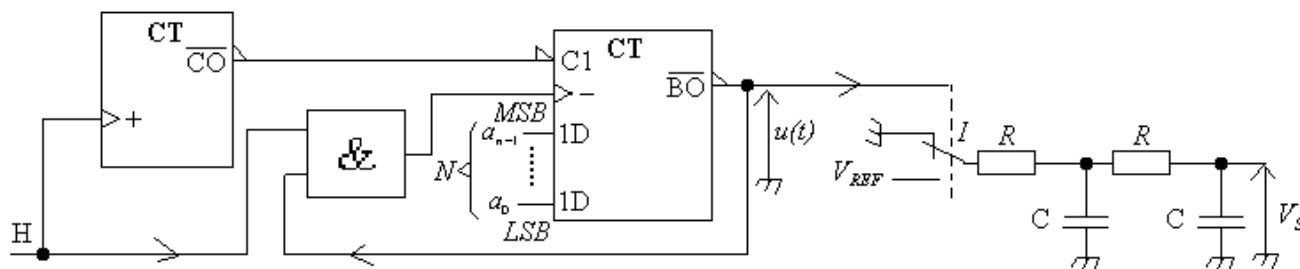
3.3.1) CONVERTISSEUR TRAVAILLANT AVEC LA VARIATION DU RAPPORT CYCLIQUE



La conversion se calcule, à partir de la valeur d'un signal périodique dépendante du rapport cyclique

$$\eta = \frac{t_{HAUT}}{T}$$

EXEMPLE : PRINCIPE DU CONVERTISSEUR.



H = horloge de période T_H .

Le compteur est attaqué par l'horloge H . Lorsqu'il est complètement chargé (1111 pour 4 bits), la borne \overline{CO} (Carry Output = retenue) passe à 0. Cette borne reliée à la borne de chargement du décompteur valide la charge en parallèle de N .

Si $N = 1001$, cette valeur sera dans le décompteur.

La borne \overline{BO} (Borrow Output= min) est à 1. Par conséquent le ET d'entrée est transparent à l'horloge H . Le décompteur passe de 1001 à 1000, puis de 1000 à 0111 etc. . . jusqu'à 0000.

A cet instant, la borne BO passe à 0, bloquant le ET de l'horloge donc le décompteur.

Pendant ce temps, le compteur continue sa séquence, puis lorsqu'il arrive de nouveau à 1111 ; la borne \overline{CO} tombe à 0 et le cycle continue.

Nous avons donc sur la borne \overline{BO} :

*** L'état 1 pendant le décomptage dépendant de la valeur de N .

*** L'état 0 pendant le reste du temps proportionnel au nombre n de bits.

La période du cycle est $T = 2^n \times T_H$

Avec T_H = période d'horloge et n = nombre de bits du compteur

Nous avons la borne \overline{BO} , représentative de N , à l'état 1 pendant un temps $N \times T_H$ qui commande l'interrupteur I .

$$\eta = \frac{N \times T_H}{2^n \times T_H} \quad \boxed{\eta = \frac{N}{2^n}}$$

Ce rapport cyclique est bien proportionnel à N

A la sortie du filtre passe bas, nous avons la composante continue :

$$\boxed{V_S = \eta \times V_{REF} = \frac{V_{REF}}{2^n} \times N}$$

La vitesse de cette conversion est lente du fait que le filtre doit atténuer le premier harmonique du signal d'environ 60 db. Ce qui limite le choix de la valeur de $R \times C$ donc la fréquence de conversion.

3.3.2) CONVERTISSEUR UTILISANT UN MULTIPLIEUR DISCRET

Le principe de base de ce convertisseur est l'utilisation d'un circuit BRM. (Binary Rate Multiplier) ou multiplieur discret.

Si l'on envoie des impulsions de fréquence F_{in} sur son horloge et un nombre digital N en parallèle en chargement, on obtient en sortie des impulsions identiques à son horloge mais de fréquence égale à :

$$\boxed{F_{out} = \frac{N}{2^n} \times F_{in}}$$

Exemple : circuit Texas SN 7497

L'avantage de ce système, par rapport au précédent est le nombre d'impulsions en sortie F_{out} .

Ce nombre nous permettra de prendre la valeur moyenne beaucoup plus vite, donc de convertir plus rapidement.

CONCLUSION.

Le problème posé par ces types de convertisseurs est la fréquence imposée par le filtre qui limite la vitesse de conversion à environ 50 ms, (une vingtaine d'hertz).

3.4) CARACTERISTIQUES DES CONVERTISSEURS DIGITAL ANALOGIQUE.**3.4.1.) RESOLUTION (RESEAU R-2R)**

La tension de sortie varie donc par bonds d'amplitude théorique de: $U_B = \frac{V_{REF}}{2^n}$

$$\text{Car } U_B = \frac{U_{FS}}{2^n - 1} \text{ et } U_{FS} = \frac{2^n - 1}{2^n} \times V_{REF}$$

Cette amplitude est très importante: car plus la précision recherchée est grande, plus il est nécessaire de réduire cette amplitude. On l'appelle résolution du convertisseur.

$$q = \frac{V_{REF}}{2^n} \text{ en V} \quad q = \text{quantum} = \text{valeur du LSB}$$

C'est aussi *LE RAPPORT DE L'AMPLITUDE DE L'ECHELON SUR LA TENSION MAXIMALE DE SORTIE.*

$$\text{Résolution} = \frac{\frac{V_{REF}}{2^n}}{\frac{2^n - 1}{2^n} \times V_{REF}} = \frac{1}{2^n - 1} \text{ en \%}$$

Exemple

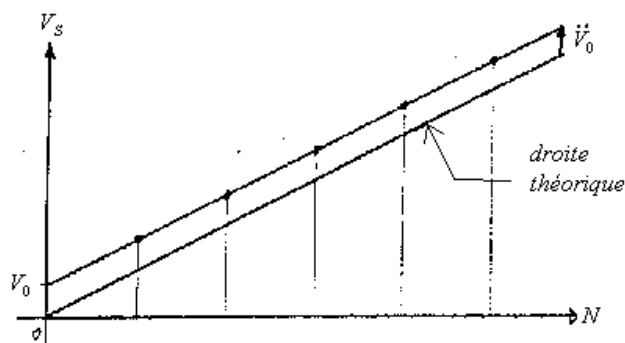
n	2^n	$\frac{1}{2^n - 1}$	PRECISION
6	64	0,0158730	1,5%
8	256	0,0039215	0,4%
10	1024	0,0009775	0,1%
12	4096	0,0002442	0,02%
14	16384	0,0000610	0,006%
16	65536	0,0000152	0,00015%

3.4.2.) PRECISION

C'est l'écart pour la pleine échelle, entre la valeur théorique et la valeur réellement obtenue. Elle dépend de plusieurs paramètres que nous allons traiter.

3.4.2.1) Tension de décalage ou Offset

C'est la tension résiduelle de sortie du CNA lorsque l'information numérique N est nulle. Cette valeur est due aux courants de fuite des interrupteurs électroniques et à l'offset de l'amplificateur opérationnel.



Elle s'exprime en ppm de la valeur maximum

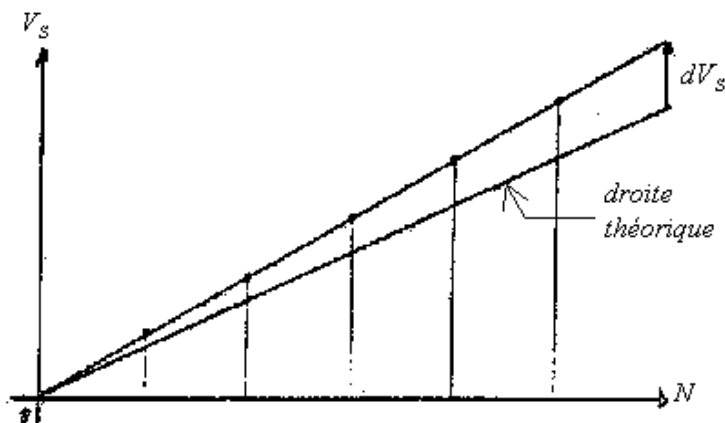
V_s s'écrit alors :

$$V_s = k \times \frac{N}{2^n} \times V_{REF} + V_0$$

3.4.2.2) Facteur d'échelle (Erreur de gain)

La précision sur le coefficient de conversion est liée à la précision des éléments résistifs le composant. Il s'agit souvent de la résistance de contre réaction de l'amplificateur opérationnel qu'il suffit simplement d'ajuster.

Cette erreur s'exprime en % de la plage totale. Mais elle dépend de la température et s'exprime en % de la plage totale en °C.



Cette erreur s'exprime en % de la plage totale.

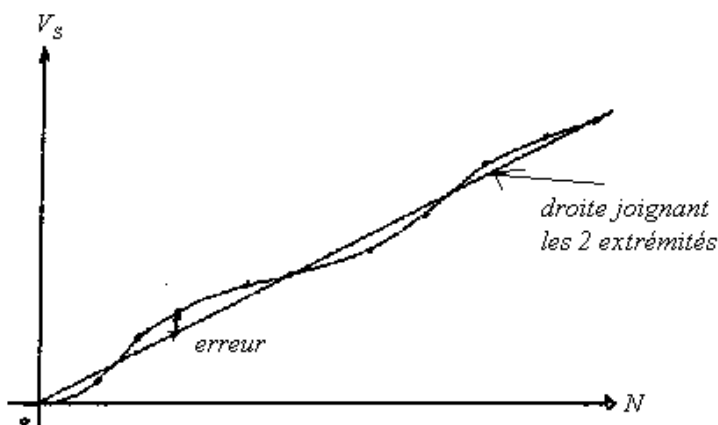
Mais elle dépend de la température et s'exprime en % de la plage totale en °C.

3.4.2.3) Linéarité

Cette erreur est due à la non-linéarité entre la droite théorique et la courbe de transfert.

Elle provient du fait que les éléments résistifs composant le convertisseur ont une tolérance sur leur valeur, mais aussi de l'influence de la température sur les éléments.

Elle s'exprime donc en % pour une plage de température déterminée.

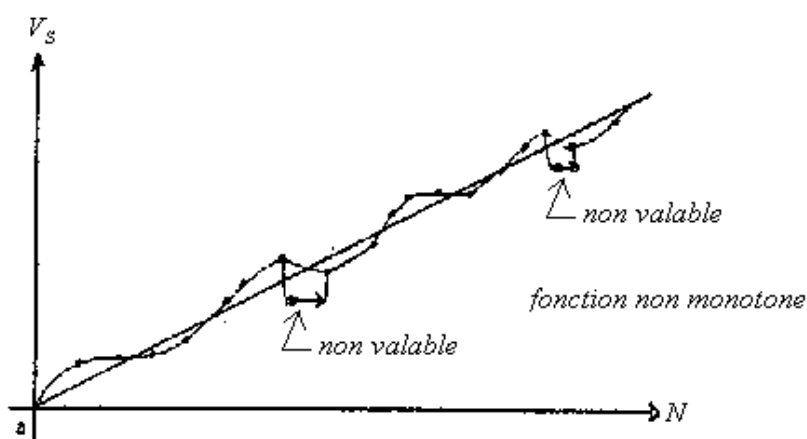


3.4.2.4) Linéarité différentielle

Quand N s'incrémente d'un LSB, la sortie doit augmenter d'un échelon unitaire. Or les variations combinatoires ne sont pas toutes identiques et font intervenir des éléments différents du convertisseur qui n'introduisent pas tous une erreur de même signe .

IL FAUT VERIFIER QU'UNE AUGMENTATION D'UN LSB N'INTRODUISE JAMAIS UNE DIMINUTION DE LA VALEUR DE SORTIE.

On considère comme correcte une variation de $\pm 0,5 \times V$ avec V = tension de l'échelon unitaire.(Erreur de quantification).



3.4.2.5.) Sensibilité aux variations de l'alimentation

Pour toutes les variations de l'alimentation, qui agissent sur la tension de référence, sur les courants étalons et sur l'amplificateur opérationnel, il y a une variation de la tension de sortie garantie.

Elle s'exprime en ppm. de la plage totale et en % de la variation de l'alimentation.

APPLICATION NUMERIQUE

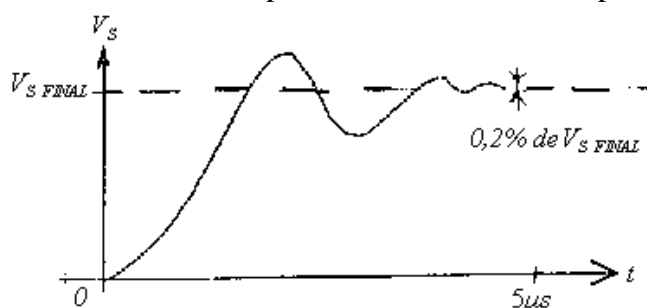
Coefficient	50 ppm.	$dV_s = ppm \times plage \times \frac{dV_{CC}}{V_{CC}} \times 100$ en %
Tension alimentation:	15V	
Plage totale	10V	
Variation de V_{CC}	0,3V	

Variation maximale : $dV_s = 50 \times 10^{-6} \times 10 \times \frac{0,3}{15} \times 100$ $dV_s = 1mV$

3.4.2.6) Autres phénomènes amenant une erreur

Temps de stabilisation de la conversion ou settling time.

Ce retard est lié au temps d'établissement de l'amplificateur opérationnel.



Phénomènes transitoires.

Pour chaque changement en sortie on peut observer des pointes de tension superposées à la courbe théorique, provenant de :

*** la transmission des transitoires par des capacités.

Exemple: Un front de commutation (1 à 0) peut être transféré jusqu'à la sortie par les capacités.

*** faux états transitoires.

Exemple: Passage de 0111 à 1000. Il se peut que pendant quelques nanosecondes on est 0000. En fait on ne considère ces transitoires ou glitch que si le CNA a une large bande passante.